

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-203386

(43)Date of publication of application : 27.07.2001

(51)Int.Cl.

H01L 33/00

(21)Application number : 2000-387273

(71)Applicant : LUMILEDS LIGHTING US LLC

(22)Date of filing : 20.12.2000

(72)Inventor :
KRAMES MICHAEL R
STEIGERWALD DANIEL A
KISH FRED A JR
RAJKOMAR PRADEEP
WIERER JONATHAN J JR
TAN TUN S

(30)Priority

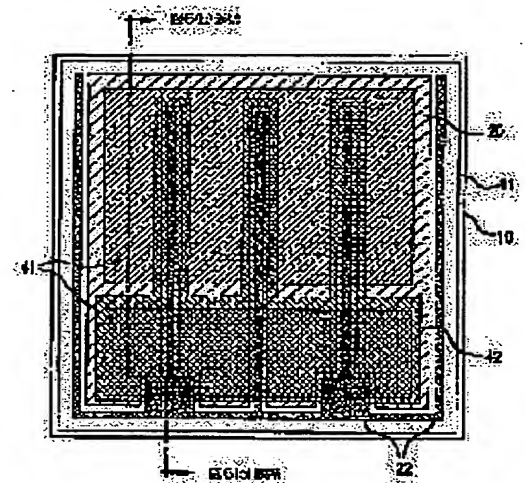
Priority number : 1999 469657 Priority date : 22.12.1999 Priority country : US

(54) GROUP III NITRIDE LIGHT-EMITTING DEVICE WITH RAISED LIGHT GENERATION CAPABILITY

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an inversion type group III nitride light-emitting device(LED) with a high light generation capability as a whole.

SOLUTION: A large area device comprises at least one n-electrode where the metallization of p-electrode is sandwiched to reduce the series resistance. The metallization of p-electrode is opaque with high reflectivity, being excellent in current diffusion characteristic. The optical absorption in the p-electrode at peak radiation wavelength in an LED active region is less than the 25% of incident light for each path. A lower part mount can be used to provide the electrical and thermal connection between an LED chip and a package. With the use of Si as material of the lower part mount, an electronic circuit function such as limited operation according to a voltage is provided. For the operation at a high current density, the entire device comprising an interface with the LED lower part mount is so designed as to lower a thermal resistance. Lastly, the device may include super straits of high refractive index ($n > 1.8$).



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-203386

(P 2 0 0 1 - 2 0 3 3 8 6 A)

(43)公開日 平成13年7月27日(2001.7.27)

(51) Int. Cl. ⁷

H01L 33/00

識別記号

FI

H01L 33/00

テーマコード' (参考)

C

審査請求 未請求 請求項の数28 OL (全18頁)

(21)出願番号 特願2000-387273(P2000-387273)

(22)出願日 平成12年12月20日(2000.12.20)

(31)優先権主張番号 09/469657

(32) 優先日 平成11年12月22日(1999.12.22)

(33) 優先權主張国 米国 (US)

(71)出願人 500507009

ルミレッズ ライティング ユーエス リ
ミテッドライアビリティ カンパニー
アメリカ合衆国 カリフォルニア州 9513
1 サン ホセ ウェスト トリンブル
ロード 370

(72)発明者 マイケル アール クレイマス
アメリカ合衆国 カリフォルニア州 9404
1 マウント ヴィュー フロント レー
ン 550

(74)代理人 100059959

弁理士 中村 稔 (外9名)

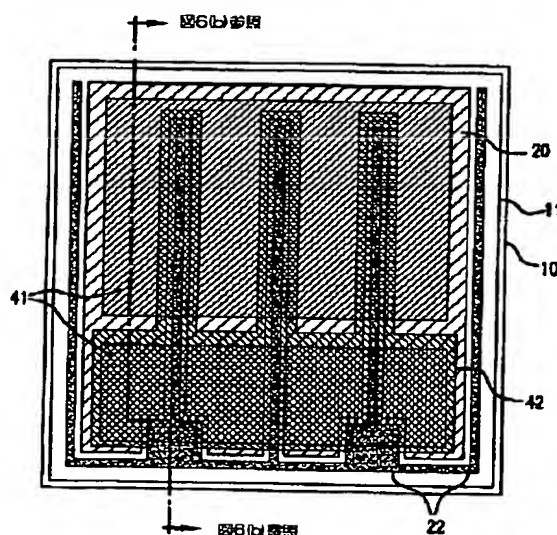
最終頁に続く

(54)【発明の名称】光生成能力を高めたⅠⅠⅠ-窒化物発光デバイス

(57) 【要約】 (修正有)

【課題】 本発明は、全体として高い光生成能力を有する反転型III-窒化物発光デバイス（LED）である。

【解決手段】 面積の大きなデバイスはn電極を少なくとも一つ有し、これはp電極のメタライゼーションを間に挟むようにして直列抵抗を小さくしている。p電極のメタライゼーションは不透明で、高い反射性を有し、優れた電流拡散性を有している。LED活性領域におけるピーク放射波長でのp電極内での光の吸収は、パス当たりの入射光25%よりも小さい。LEDチップとパッケージとの間の電氣的、熱的な接続を与えるために、下部マウントを用いることができる。下部マウントの材料にSiを用いて、電圧に準拠した制限動作などの電子回路的機能を備えることができる。高い電流密度での動作を可能とするために、LED下部マウントとのインターフェースを含むデバイス全体を、熱抵抗が低くなるように設計する。最後に、このデバイスは、屈折率の高い($n > 1.8$)のスーパーストレートを含むことができる。



【特許請求の範囲】

【請求項1】 nコンタクト層及びpコンタクト層を有する活性領域を含む第一の発光ユニットを有するIII-窒化物材料のヘテロ構造と、

pコンタクト層に取り付けられた不透明なp電極と、
nコンタクト層に取り付けられ、p電極を間に挟んでいるn電極と、

p電極に付着したp溶剤界面及びn電極に付着したn溶剤界面とを有し、

溶剤界面の横方向の断面積が、p電極領域の面積の少なくとも15%であることを特徴とする発光デバイス。 10

【請求項2】 さらに、p溶剤界面及びn溶剤界面のうちの一方の一部をカバーする誘電体材料を含んでいることを特徴とする請求項1記載の発光デバイス。

【請求項3】 さらに、p溶剤界面及びn溶剤界面のうちの一方の周囲をカバーする誘電体材料を含んでいることを特徴する請求項1記載の発光デバイス。

【請求項4】 さらに、p電極及びn電極のうちの一方及びこれに対応する溶剤界面を間に挟んだバリア層を含んでいることを特徴とする請求項1記載の発光デバイス。 20

【請求項5】 さらに、p電極及びn電極のうちの一方の部分をカバーする金属間誘電体材料を含んでいることを特徴とする請求項1記載の発光デバイス。

【請求項6】 活性領域の面積は0.16mm²よりも大きいことを特徴とする請求項1記載の発光デバイス。

【請求項7】 p電極の吸収率は25%よりも小さいことを特徴とする請求項1記載の発光デバイス。

【請求項8】 p電極はNi及びAgからなることを特徴とする請求項7記載の発光デバイス。 30

【請求項9】 p電極はAu、NiO_x、Alからなることを特徴する請求項7記載の発光デバイス。

【請求項10】 ヘテロ構造を有する少なくとも一つの層をテクスチャ化してあることを特徴とする請求項1記載の発光デバイス。

【請求項11】 p電極の特定のコンタクト抵抗が10⁻¹Ωcm²よりも小さいことを特徴とする請求項1記載の発光デバイス。

【請求項12】 さらに、溶剤界面を介してヘテロ構造と電気的に接続している下部マウントを有することを特徴とする請求項1記載の発光デバイス。 40

【請求項13】 下部マウントはシリコンであることを特徴とする請求項12記載の発光デバイス

【請求項14】 下部マウントは、発光デバイスのpn接合に、並列ではない態様で電気的に接続された少なくとも一つのダイオードを有する回路を含んでいることを特徴とする請求項12記載の発光デバイス。

【請求項15】 下部マウントは、発光デバイスから発せられた光の経路にある少なくとも一つのフォトダイオ 50

ードを有する回路を含んでいることを特徴とする請求項12記載の発光デバイス。

【請求項16】 下部マウントは、六角形、円形、四角形及び八角形を含む群より選択された一つの形状を有することを特徴とする請求項12記載の発光デバイス。

【請求項17】 さらに、III-窒化物ヘテロ構造上に配置された第二の発光ユニットを有し、前記III-窒化物ヘテロはさらに溝を含んでおり、
第一及び第二の発光ユニットは、前記溝に対して向かい合って配置され、互いに電気的に直列に接続されていることを特徴とする請求項12記載の発光デバイス。

【請求項18】 nコンタクト層及びpコンタクト層を含む、ピーク放射波長を有する活性領域からなるIII-窒化物材料のヘテロ構造と、

pコンタクト層に取り付けられたp電極及びnコンタクト層に取り付けられたn電極と、

ヘテロ構造に取り付けられた、1.8よりも大きな屈折率を有するスーパーストレートとを有することを特徴とする発光デバイス。

【請求項19】 前記スーパーストレートは、ピーク放射波長において3cm⁻¹よりも小さい吸収係数を有することを特徴とする請求項18記載の発光デバイス。

【請求項20】 前記p電極は、25%よりも小さい吸収率を有することを特徴とする請求項19記載の発光デバイス。

【請求項21】 ヘテロ構造を有する少なくとも一つの層がテクスチャ化されていることを特徴とする請求項19記載の発光デバイス。

【請求項22】 スーパーストレートは、SiC、ZnO、YAG、ZnSe、ZnS、ジルコニア、ダイヤモンド、CdSを含む群より選択されたことを特徴とする請求項18記載の発光デバイス。

【請求項23】 スーパーストレートはSiCであり、その抵抗が0.5Ωcmよりも大きいことを特徴とする請求項22記載の発光デバイス。

【請求項24】 スーパーストレートの少なくとも一つの面は粗く加工されていることを特徴とする請求項18記載の発光デバイス。

【請求項25】 スーパーストレートの上面の面積が、スーパーストレートの下面の面積よりも大きいことを特徴とする請求項18記載の発光デバイス。

【請求項26】 nコンタクト層及びpコンタクト層を含む、ピーク放射波長を有する活性領域からなるIII-窒化物材料のヘテロ構造と、

吸収率が25%よりも小さくpコンタクト層に取り付けられたp電極、ならびにnコンタクト層に取り付けられたn電極と、

p電極からほぼピーク放射波長の4分の1波長の奇数倍の距離に配置された中心を有する活性領域とを有することを特徴とする発光デバイス。

【請求項 27】 活性領域の中心と p 電極との間の距離は、ほぼピーク放射波長の 4 分の 1 波長であることを特徴とする請求項 26 記載の発光デバイス。

【請求項 28】 活性領域の中心と p 電極との間の距離は、約 500 Å であることを特徴とする請求項 26 記載の発光デバイス。

【発明の詳細な説明】

【0001】

【従来の技術及び発明が解決しようとする課題】 "III-窒化物"系材料は、窒素を V 族の主要な元素とした場合の、III 族元素と V 族元素の任意の組み合わせであり、これらは電子デバイス或いは光電子デバイスの製造に用いられる半導体の形成に使われる。この系の材料には、GaN, AlGaIn, AlN, GaInN, AlGaInN, InN, GaInAsN, GaInPN などが含まれる。ただし、これらに限定されるものはない。III-窒化物系材料は、紫外光から赤色光に至るスペクトル波長領域の光子エネルギーを有する光を生成する発光デバイス (LED) の製造に適している。これらの LED には、発光ダイオード及びレーザーダイオードが含まれる。

【0002】 典型的な III-窒化物は、例えば有機金属気相エピタキシなどの成長技術によって、pn 接合を成長させるのに適した成長基板上に堆積されるエピタキシャル層を含んでいる。III-窒化物半導体デバイスの製造には、いくつかの特有の難題がある。III-窒化物の基板は商業的に入手可能でないので、サファイアや SiC などの、格子の一致しない基板上でエピタキシャル成長させざるを得ない。従来型の III-窒化物 LED チップのエピタキシャル成長の方向は、光を上から、すなわち p 型の III-窒化物層を通して引き出すことが必要となる。しかし、GaN などの p 型 III-窒化物層は抵抗が高いことから、電流を十分に拡散させるために、p 型材料の表面上に金属層を形成することが必要となる。このような金属は光を吸収するので、光を上面から取り出すことができるよう、通常は非常に細い p 電極メタライゼーション (例えば Ni/Au) が使われる。しかしながら、このような細い半透明の層でもかなりの量の光を吸収する。Ni を無視して (これは酸化されて NiO₂ となっている) Au の厚さを典型的な値として 100 Å と仮定すると、この半透明な p 電極によって吸収される光の量は、 $\lambda = 500 \text{ nm}$ で、パス当たり 25% 程度である。電流密度が大きい場合には、活性領域に注入される電流の均一さを維持するとともにワイヤーボン

する) で動作する III-窒化物 LED を設計する場合、このようなトレードオフは回避すべきである。

【0003】 Nakamura らが米国特許第 5,563,422 号において開示した、代表的な従来技術であるサファイア基板を用いた III-窒化物 LED を図 1 に示す。活性領域は、ドーピングされていない III-窒化物層とドーピングされた III-窒化物層に挟まれている。サブストレート (基板) は電気絶縁性のため、p 領域と n 領域へのコンタクトを LED の同じ側 (上側) で行う場合は、デバイスの幾何学的配置は平坦ではなくなる。また、デバイスの上側に、二つのワイヤーボンド用パッドが必要となる。n 側のワイヤーボンド用パッドは、III-窒化物エピタキシャル層との間の電氣的接続を行うためのオーミック電極でもある。p 型 III-窒化物層は抵抗が高いため、p 型 III-窒化物層と電氣的に接続された細い半透明の (部分的に吸収する) NiAu のオーミック電極によって電流を拡散することが必要となる。光の取出し効率は、このオーミック電極とボンディングパッドによってカバーされる表面の面積の合計によって制限される。このオーミック層及びボンディングパッド層に関連する光学的なロス、サファイア基板 ($n \sim 1.8$) 上の III-窒化物材料 ($n \sim 2.4$) が光を導くという性質によって、さらに大きくなる。

【0004】 Inoue らは、ヨーロッパ特許 0921577A1 において、エピタキシャル層側を下にした、すなわち反転させた構造とし、このため光の大部分がスーパーストレート (superstrate)、すなわちサファイアの成長サブストレートを通して上から取り出される構造の従来技術の III-窒化物 LED を開示している。このデバイス設計は、活性接合領域を維持し、チップの寸法は可能なうちで最も小さくなる。p 電極は Ni 及び Au からなり、これは可視光を非常に多く吸収する。このデバイスは、反射性の高い p 電極のメタライゼーションがないため、光の取出し効率が制限され、従来の (エピタキシャル側が上になる) デバイスからみて大きな改善は見られない。また、このデバイスは小さく ($< 400 \times 400 \mu\text{m}^2$)、パッケージに小さなソルダー接続を用いているため、これらが光生成能力を制限している。最後に、このデバイスは、サファイアのスーパーストレートの屈折率が小さいため、導かれてきた光を III-窒化物のエピタキシャル層内にトラップすることから、効率が低下する。

【0005】 Kondoh らは、ヨーロッパ特許 0926744A2 において、サファイアのスーパーストレートを用いた従来技術の反転型 III-窒化物 LED を開示している。この p 型電極は銀であり、これは可視光を非常によく反射するため、Inoue らによって開示されたデバイスに比べて、デバイスの光取出し効率は非常に高くなる。しかしながら、Ag の III-窒化物材料に対する付着性は非常に低い。アニールする際、Ag は丸く固まり、一

体的なシート状のオーミックコンタクトとしての振る舞いと反射性とを損なってしまう。このデバイスは相対的に小さく ($< 400 \times 400 \mu\text{m}^2$)、またパッケージに小さなソルダー接続を用いているため、光生成能力が制限される。最後に、このデバイスは、サファイアのスーパーストレートの屈折率が小さいため、導かれてきた光をIII-窒化物のエピタキシャル層内にトラップすることから、効率が低下する。

【0006】Menszらは、エレクトロニクス・レターズ (Electronics Letters) 33 (24) 2066~2068ページに、サファイアのスーパーストレートを用いた従来技術の反転型III-窒化物LEDを開示している。このデバイスは、二層の金属p電極であるNi/Al及びNi/Agを用いており、Ni/Auと比較して反射性が改善されている。しかしながら、これらのデバイスは、 $350 \times 350 \mu\text{m}^2$ のデバイスにおいて20mAで4.9~5.1Vという高い順方向電圧を示した。これは、 100Ω 程度の直列抵抗をもたらし、これは良好なオーミック電極を有するデバイスに比べて3倍以上大きな値である。この高い直列抵抗は、電力変換効率を著しく制限する。これらのデバイスは小さく ($< 400 \times 400 \mu\text{m}^2$)、熱抵抗が小さくなるようには取り付けられていないので、光生成能力が制限される。最後に、このデバイスは、サファイアのスーパーストレートの屈折率が小さいため、導かれてきた光をIII-窒化物のエピタキシャル層内にトラップすることから、効率が低下する。

【0007】Edmondらは、WIPO W096/09653において、図2に示したような導電性のSiCサブストレート上の垂直注入型III-窒化物LEDを開示している。III-窒化物層からSiCサブストレートへのオーミックな電気伝導のために、導電性のバッファ層が必要となる。導電性のバッファ層に対して必要とされる成長条件が、これに続く層に用いられる成長条件を制限し、このためIII-窒化物活性領域層の品質が制限されてしまう。また、導電性のバッファ層には、光取出し効率を制限するような光学的なロスを生じるメカニズムが生じうる。さらに、SiCサブストレートは、直列抵抗が低くなるような高い電気伝導性 ($\rho < 0.2 \Omega\text{-cm}$) を有するようにドーピングしなければならない。SiCサブストレートのドーパントに起因する光学的な吸収は、デバイスの光取出し効率を制限する。これらの条件は、直列抵抗と光取出し効率との間のトレードオフとなり、図2に示すLEDの電気から光へのパワー変換効率を制限するよう作用する。

【0008】

$$I_{\dots} = [\Delta T_j / R, \Theta_{j..}] + (V_0 / 2 R,)^{1/4} - V_0 / 2 R, \quad (3)$$

となる。

【0010】変化する値R、及び $\Theta_{j..}$ に対して、 $V_0 = 2.5 \text{ V}$ (波長が500nm程度のエネルギーバンド

【課題を解決するための手段】本発明は、全体として高い光生成能力を有する反転型III-窒化物発光デバイス(LED)である。面積の大きな ($> 400 \times 400 \mu\text{m}^2$) デバイスはn電極を少なくとも一つ有し、これはp電極のメタライゼーションを間に挟むようにして直列抵抗を小さくしている。p電極のメタライゼーションは不透明で、高い反射性を有し、オーミックであり(具体的なコンタクト抵抗は $10^{-1} \Omega\text{cm}^2$ よりも小さい)、優れた電流拡散性を有している。LED活性領域におけるピーク放射波長でのp電極内の光の吸収は、パス当たり25%よりも小さい。LEDチップとパッケージとの間の電氣的、熱的な接続を与えるために、中間の材料、すなわち下部マウントを用いることができる。下部マウントの材料にSiを用いて、電圧に準拠した制限動作、静電氣的な放電(ESD)からの保護、直列LEDアレー、フィードバック制御された光出力などの電子回路の機能を備えることができる。高い電流密度での動作を可能とするために、LED下部マウントとのインターフェースを含むデバイス全体を、熱抵抗が低くなるように設計する。最後に、このデバイスは、光の取出し効率が改善するよう、屈折率の高い ($n > 1.8$) のスーパーストレートを含むことができる。

【0009】

【発明の実施の形態】LEDの動作を制限する一つの基本的な条件は、最大接合温度である。最大接合温度 $T_{j,\dots}$ とは、LED又はそのハウジングのどこかの部分に降伏(ブレイクダウン)又は故障が起こる場合の、pn接合領域における温度である。このような故障は、カプセルに充填するエポキシ又はレンズのガラス転移温度に近づくとしばしば起こり、透明性を低下させ、最終的にこれらの材料の熔融を引き起こす。このような限界が確立されれば、周囲温度から $T_{j,\dots}$ への温度上昇分である ΔT_j は、

$$\Delta T_j = T_{j,\dots} - T_a = I_{\dots} V_f \Theta_{j..} \quad (1)$$

のように表される(パワー変換効率は $< 100\%$ と仮定するが、これは今日のIII-窒化物デバイスに対して当てはまる)。ここで、 T_a は周囲温度、 I_{\dots} は最大動作電流、 V_f はこの電流での順方向電圧であり、 $\Theta_{j..}$ はpn接合から周囲への熱抵抗である。 V_f を簡単化して表した式を代入して書き直すと、

$$I_{\dots} = \Delta T_j / [\Theta_{j..} (V_0 + I_{\dots} R_s)] \quad (2)$$

となる。ここで、 V_0 はターンオン電圧(近似的にIII-窒化物半導体のバンドギャップ電圧)であり、 R_s はこのデバイスの直列抵抗である。この式を I_{\dots} について解くと、

ギャップに対応する)、 $T_{j,\dots} = 130^\circ\text{C}$ の場合について、式(3)を図3にプロットした。これらのパラメータの値の範囲は、 1 mm^2 程度の寸法のチップに対応

し、また、熱の除去がうまく設計された装置に対応する。 R_s と $\theta_{j,s}$ との間の重要性の序列は、図3のグラフのどの部分が適用例を支配するかによって決まる。しかしながら、図3のほとんどの場合、熱抵抗における $5^\circ\text{C}/\text{W}$ 程度の減少の方が、直列抵抗における 0.5Ω の低下よりも、効率的に $J_{s,s}$ を増大させている。直列抵抗は、有限のコンタクト抵抗及び実用的なドーピングレベルによって決まるので、任意の低いレベルに下げることは難しい。したがって、熱抵抗が $J_{s,s}$ を増大させる重要な手段となること、そして光生成能力を最大にするためにはこれを最少にしなければならないことは明らかである。

【0011】接合温度における制限によって $J_{s,s}$ が固定されると、最大光生成能力は式(4)で表される。

$$L_{s,s} = \eta J_{s,s} \quad (4)$$

ここで、 $L_{s,s}$ はワットの単位で表した最大光出力であった、 η は W/A で示したLEDのスロープ効率(slope efficiency)である。スロープ効率は、

$$\eta \sim \eta_{i,s} = \eta_{i,s} C_{s,s} \quad (5)$$

のように外部量子効率に比例する。ここで、 $\eta_{i,s}$ は内部量子効率、 $C_{s,s}$ はLEDの光取出し効率である。したがって、活性領域効率を固定すると($\eta_{i,s}$)、最大光生成能力は、取出し効率を最大にすることによって得られる。

【0012】LEDチップの直列抵抗と熱抵抗のいずれも、接合部の面積に逆比例するので、 $J_{s,s}$ を増大させるには、チップの寸法を大きくするのが望ましい。チップの幾何学的構成を任意に大きくすると、発光装置内における一次的又は二次的な光学寸法及びLEDパッケージのパワー散逸能力の実用的な限界に突き当たる。このため、チップの寸法は、LEDパッケージによって与えられる許容されるパワー散逸を効率的に用いるよう選ぶべきである。典型的な装置では、接合部から周囲への熱抵抗は、Hoflerらがエレクトロニクス・レターズ34, 1(1998)において述べているように、近似的に $60^\circ\text{C}/\text{W}$ 程度である。簡単な計算によって、LEDパッケージのパワー散逸についての上限を見積もる。周囲温度を 40°C 、 $T_{j,s}$ を 130°C と仮定すると、最大入力電力は $(130-40)/60 = 1.5\text{W}$ である。最大入力電力は次のように書かれる。

$$P_{s,s} = J_{s,s} V_s = J_s (V_0 + J_{s,s} R_s) \\ = J_{s,s} (V_0 + J_{s,s} \rho_s) A_{s,s} \quad (6)$$

ここで、 $J_{s,s}$ は A/cm^2 を単位とする最大順方向電流密度であり、 ρ_s は Ωcm^2 を単位とするチップの直列抵抗であり、 $A_{s,s}$ はチップの面積(単位は cm^2)である。効率的かつ対費用効果の高い動作のためには、かなり大きい順方向電流密度が必要である。適当な順方向電流密度は $50\text{A}/\text{cm}^2$ である。 $350 \times 350\mu\text{m}^2$ のデバイスに対する典型的な直列抵抗は 30Ω 程度であり、これはデバイスの抵抗が $\rho_s \sim 4 \times 10^{-1}\Omega\text{cm}^2$ の

オーダーになることに対応する。 $J_{s,s} = 50\text{A}/\text{cm}^2$ 、 $V_0 = 2.5\text{V}$ (波長 $\lambda \sim 500\text{nm}$ のエネルギーバンドギャップに対応する)として、式(6)に対してこれと同じ抵抗を仮定すると、パッケージによって許容される最大入力電力を達成するのに必要とされるチップの面積は、 $6.7 \times 10^{-1}\text{cm}^2$ 又は $800 \times 800\mu\text{m}^2$ である。この同じ電力レベルでデバイスを小さくすると、順方向電圧が高くなり、このため同じ電流に対する効率が低下する。また、デバイスが小さくなると、チップの熱抵抗が大きくなるため動作時の温度が高くなる。

【0013】p型のIII-窒化物層は抵抗が高いため、LED設計では、p型層に沿ってメタライゼーションを設けてp側の電流を拡散している。したがって、サブストレーートの絶縁性のために、n側の電流の拡散は、n型III-窒化物層を通して起こらなければならない。これらの層は、普通、 $2\mu\text{m}$ 程度の厚さで、抵抗は $10^{-1}\Omega\text{cm}$ 程度である。典型的なデバイス抵抗を無視できる部分をうめるために、n型層による電流拡散に必要とされる距離は、 $200\mu\text{m}$ 程度よりも小さくすべきである。したがって、 $400 \times 400\mu\text{m}^2$ を超えるデバイスでは、デバイスの直列抵抗を低く維持するために、間にp電極を挟む複数のn電極フィンガーを必要とする。上で示したように、光生成能力の高いデバイスは大きくなければならず、例えば $400 \times 400\mu\text{m}^2$ よりも大きくなければならない。したがって、これらのデバイスは間にn電極を介在させるような設計とすべきである。このような設計は、反転型構造の場合、下部マウントに接続するときにn電極とp電極を電気的に分離しなければならないため、反転型構造に対しては、重大な影響を与える。

【0014】反転型の設計に対しては、高い反射性を持った電極金属層を用いることが、取出し効率を改善することによって非常に重要である。図4は、反転型のチップの設計について、従来の(エピタキシャル側を上にした)デバイスと比較して、LEDの取出し効率とp電極の吸収との関係を示している。図4にプロットした取出し効率は、LEDチップの構造($1 \times 1\text{mm}^2$)の光学レイトレースモデルによって決定されたものである。従来のデバイス(反転されていない)はサファイア基板を用いているが、モデル化された反転型デバイスの全ては、サファイアのスーパーストレートを用いている。p電極近傍のIII-窒化物エピタキシャル層の中の等方的な点光源からの注目する波長における照度を仮定した場合、p電極の吸収(x軸)は、バス当たりに吸収される光のパーセント値として定義される。p電極はpn接合部に電流を均一に注入するために活性領域のほぼ全体にわたって延在させてあるので、p電極は光の取出しに対する主要なファクターとなる。さらに、サファイア($n \sim 1.8$)とIII-窒化物エピタキシャル層($n \sim 2$ 、

4) との間の屈折率の違いによって、活性領域から生成される光の大部分は、サファイアとIII-窒化物との界面において全体的に内側へ反射される。この導波路にトラップされる光の量は、活性領域からの等方的な放射に対して $\cos((1.8/2.4)^{-1})$ 程度となり、これは生成される光全体の66%である。この光は、図5に示すように、トラップされ、デバイスに沿ってチップの側方へ向かって横方向に導かれる。図5は従来の(エピタキシャル側が上)の構造を示しているが、チップがエピタキシャル側が上の場合も反転型の場合も、このよう

10

20

【0015】図4に示したレイトレースモデルの結果は、Ni又はAuのいずれか一方又は両方からなる電極を有する反転型チップの設計の場合に、取出し効率が38%から47% ($\lambda = 505 \text{ nm}$) となることを示唆している。従来の半透明のNiAu電極を有するエピタキシャル側を上にしたデバイスでは、取出し効率は43%である。したがって、反転型デバイスのNi又はAuのいずれか又は両方からなる電極は、従来型の設計に関しては、取出し効率を大幅には改善しない。しかしながら、Agのp電極に対しては、反転型のチップは、従来型のデバイスと比べ、1.7倍程度の取出し効率のゲインを示す。図4から明らかなように、従来技術のデバイスをを超える大きな光の取出しを与えるためには、反転型デバイスにおけるp電極吸収は、35%より小さくすべきであり、望ましくはこれを25%より小さくする。図4は波長が505nmの場合についてプロットしてあるが、取出し効率対p電極吸収におけるこのような傾向は、波長に関係なく当てはまる。また、反射率が主要なポイントであること、コンタクト抵抗も同じく主要なポイントであることを指摘しておくことは重要である。p電極のコンタクト抵抗が劣っていると、非常に高い直列抵抗を有するデバイスとなり、式(3)で表される光生成能力が低下する。350×350 μm^2 のデバイスでは、典型的な直列抵抗は30 Ω 程度であり、これはデバイスの抵抗が4×10⁻¹ Ωcm^2 のオーダーのものに対応する。p型のコンタクト抵抗は、直列抵抗に対する寄与を最小限にするためにこれよりも小さくすべきである。本発明では、p型の具体的なコンタクト抵抗は、10⁻¹ cm^2 よりも小さくするのが望ましい。

30

40

50

【0016】製造可能な工程において小さい光学吸収と小さいコンタクト抵抗とを組み合わせることは、III-窒化物については困難である。例えば、Agは、良好なp型のオーミックコンタクトを形成し、反射率も高いが、III-窒化物層に対する密着性が劣り、また、湿度の高い環境においては重大なデバイス欠陥につながるエレクトロマイグレーションが起こりやすい。Alは、そこそこの反射率を有するが、p型のIII-窒化物材料との間に良好なオーミックコンタクトが形成されず、他の元素からなる単一元素の金属は、相当吸収する(吸収は可視光領域でパス当たり25%よりも大きい)。可能な解決策は、電流拡散層として働く厚い反射層と連係する、非常に薄い半透明のオーミックコンタクトを含む多層コンタクトを用いることである。オーミック層と反射層との間には、任意のバリア層を含める。p型の多層コンタクトの一例は、Au/NiO_x/Alである。このような金属層を構成する各層の厚さは、30/100/1500Åである。同様に、適合するn型のGaN多層コンタクトはTi/Alであり、この各層の典型的な厚さは30/1500Åである。

【0017】p電極の反射率は取出し効率における主要なファクターであるため、この点は、製造可能性の設計において妥協すべきではない。反転型III-窒化物LEDのウェハー上でのテストは、不透明なシート状のメタライゼーションによって困難にはなるが、このようなテスト方法はp電極の反射特性を低下させることはない。例えば、ウェハー上でのテストのあいだ上向きに光が逃げるようにした開口部又はp電極に挿入された半透明領域は、p電極の反射率を大きく下げたため、完成したデバイスの効率を低下させるだけである。したがって、pコンタクトの反射率と妥協しない、他の方法を用いるべきである。

【0018】本発明は、光の取出しを多くしながらpn接合部から照明パッケージへの熱抵抗を小さくすることによって、例えば400×400 μm_2 を超える大きな面積を有する最高の光生成能力を伴った高出力LEDを提供する。これを達成するために本発明では、抵抗が小さく、不透明で、反射率の高いp電極を用いた反転構造を採用する。第一実施例を図6(a)(b)に示す。

【0019】図6(b)に示した断面図において、このデバイスは、III-窒化物エピタキシャルヘテロ構造のn型層及びドーブされていない層11及びp型層12を含んでおり、これらは活性領域13と接している。III-窒化物層11は、選択的に、透明のスパーストレート10に付着させる。スパーストレート10は、III-窒化物層を堆積させるための成長サブストレートとすることができる。図6(a)に示したLEDチップの底面の平面図では、このデバイスの大きな面積(>400×400 μm_2)は、デバイス全体に均一に電流を拡散させるために、間にp電極のメタライゼーション20を

介在させるn電極22の複数の「指（フィンガー）」が必要となる。面積の大きなデバイスでは、直列抵抗を小さくするために（III-窒化物層の小さい電気伝導率を克服するために）、そして、式（3）に示したような高い最大駆動電流が得られるように、このような電極の構成が必要となる。したがって、大面積のデバイスには、全体の光生成能力を最大にするために、このように交互に間に介在するn電極の構成が必要となる。このデバイスを、光を側壁からだけでなく透明なスーパーストレート10を通して取り出すことができるように、そして反射率が高く厚いp電極のメタライゼーション20を用いて良好な取出し効率が得られるよう、反転する。p電極の反射率は、上述のように、そのLED放射波長における吸収がパス当たり25%より小さくなるようなものである。電極のメタライゼーションは、相互接続60を介して下部マウント基板50上の下部マウント電極52につながる。この相互接続は、動作中にLEDから熱を除去するための経路を与えると同時に、LEDと下部マウントとの間を電氣的に接続する接続手段ともなる。例示した実施例では溶剤と呼んでいるが、この相互接続は、単一元素金属、金属合金、半導体と金属の合金、溶剤、電気と熱を伝えるペースト又は化合物（例えばエポキシ）、LEDチップと下部マウントの間の非同類金属同士のあいだの共晶ジョイント（例えばPd-In-Pd）、Auのスタッドバンプ（stud-bump）、あるいは溶剤バンプなどで形成することができる。

【0020】この相互接続は、導電性の接続部41、54を介してLED及び下部マウントに取り付けられる。相互接続として溶剤を用いる場合、導電性の接続部はぬれ性のある金属とする。応用プロセスでは、まず相互接続の厚さ及び面積を決定する。一つの応用可能な技術は、下部マウントのウェハー又はLED上の選択した領域にペーストを塗布するスクリーン印刷工程である。その他の技術には、電気メッキ、リフトオフ（lift-off）、リフロー（reflow）などが含まれる。相互接続として溶剤を用いた実施例では、相互接続の最終的な厚さ及び面積は、下部マウント上のLEDチップと54上のぬれ性のある金属41とともに、溶剤の体積によって決定される。LED上の溶剤での接合が可能領域は、ぬれ性のある金属のパターニングによって、あるいはLEDチップ上に設けられたパターン化された誘電体のパッシベーション層42内のビア（via）によって規定される。誘電体のパッシベーション層42は、p電極とn電極との間を電氣的に分離する層としての役割を果たし、溶剤層41がp電極とn電極の両方を横切るように延在することから必要となる。下部マウント上の溶剤で接合可能な領域も、同様に溶剤接合可能な金属54をパターニングすることによって規定される。他の実施例では、メタライゼーション54のぬれ性のある領域を、パターン化された誘電体層によ

って規定してもよい。溶剤接合可能な第二の金属層55の組は、パッケージへの取り付けのために、下部マウントの後側に堆積される。あるいは、適当な溶剤を直接下部マウントの後側へ堆積させることもできる。LEDと下部マウントの間の任意のアンダーフィル材料の熱伝導性は非常に小さく、例えば2.0W/mKよりも小さいので、接合部からパッケージへの熱抵抗は、チップと下部マウントとの間の溶剤の継ぎ目、下部マウントの材料及び幾何学的配置によって大きく左右される。p電極のメタライゼーションにおける熱の発生及び一次元的な流れを仮定するとともに、薄い層及び下部マウントからパッケージへの熱抵抗を無視すると、接合部からパッケージへの熱抵抗は、 $\Theta_{j-a} = (t_s / \rho_s + t_{sa} / \rho_{sa}) / A_s$ （誘電体は無視する）（7）となる。ここで、 t_s 及び t_{sa} はそれぞれ溶剤と下部マウントの厚さであり、 ρ_s 及び ρ_{sa} はそれぞれ溶剤と下部マウントの熱伝導率であり、 A_s は溶剤全体の断面積である。式（6）に示すように、溶剤の面積 A_s は熱抵抗をコントロールする。このため、LEDチップの表面全体を溶剤でカバーするのが望ましいが、LEDのp電極領域とn電極領域の間の電氣的な分離が必要なので、このようにすることは可能ではない。また、このn型の溶剤接合可能な金属とp型の溶剤接合可能な金属との間のギャップの幅は、下部マウントに取り付けられるチップの許容差をうめるものでなければならない。そうだとすると、図6（a）に示した実施例は、85%程度の溶剤カバー率（p電極領域20に対する溶剤で接合可能な金属領域41の割合で定義される）を与える。

【0021】図6（a）（b）に示される実施例の変形例として、p電極20の一部からなり、電極22の部分の下に延在するシート状の反射器を含むようにすることができる。金属間の誘電体は、n電極とシート状の反射器からなるこれらの領域の間に形成される。金属間の誘電体は、これらの領域のn電極とp電極の間を電氣的に分離する。n電極の他の部分は誘電体にはカバーされておらず、これにより下部マウントとの電氣的な接続が可能となる。この実施例は、図6（a）（b）に示した実施例に比べ、LED金属層内のギャップを通した下向きの光を上向きに反射することによって、この光の漏れを少なくする。

【0022】LEDと下部マウントとの間の相互接続は、溶剤がリフロー炉内で溶剤合金の固体温度（solid temperature）よりも高くなったときに形成される。リフローの際、毛管力（capillary force）及び表面張力は、溶剤接合可能な金属領域を溶剤シートに並べせようとする。これは、LEDチップの下部マウントのウェハーへのセルフアライメントをある程度可能にする。このセルフアライメントは、速いチップ接着機を使うことを通して利用することが可能であり、初

期のチップ接着の正確さを利用して速度を上げることができる。さらに、各 p 型ソルダーシートと n 型ソルダーシートを多重シートに分割することによって、セルフアライメントを良くすることができる。図 7 に、この実施例の p 型ソルダーパッドと n 型ソルダーパッド 4 1 をペアで示す。両ソルダーシート間のギャップは、チップ接着機の精度によって決まる。図 6 (a) の実施例は、大部分 y 方向におけるセルフアライメント特性を有しているが、図 7 の実施例は、x 方向及び y 方向における優れたセルフアライメント特性を有している。

【 0 0 2 3 】 図 8 は、他の実施例の同じ領域のソルダー「バー」としてソルダー接合可能な金属 4 1 を示す。この設計は、リフロー中におけるソルダー接合可能な金属のぬれが均一であることと、良好なセルフアライメントという利点を有する。ぬれ性が均一となるのは、チップと下部マウントとの間に加わる力がソルダーでぬれる面積に比例するからである。均一なぬれは、面積の等しい領域からなるぬれ性のある金属のパターンによって達成される。均一のウェットングは、リフローの際とその後の冷却の期間において、LED チップが傾くことを防止する。平坦な LED 接着プロセスを維持するということは、p n 接合の短絡などといった LED チップに欠陥を生じさせるような作用を受ける可能性が少ないことを意味する。このような欠陥は、LED チップの部分が下部マウント上のメタライゼーション領域の近傍に配置されているような場合に生じる場合がある。また、LED チップの向きが傾かないようにすると、LED ランプ或いはシステム内の他の光学部品との間の光学的な結合を改善することができる。

【 0 0 2 4 】 図 9 に、n 領域のソルダー接合可能な金属をソルダー「バンプ」のためのパッドに変えた他の実施例を示す。このウェハの製造プロセスは、n 型ソルダーパッドの周辺における n 電極と p 電極との間の分離が必要なく、このため誘電体のパッシベーション層 4 2 を設ける必要がないため、プロセスが単純化される。ソルダーバンプの製造は、この産業分野の標準的な作業であり、十分に確立された製造技術によって、n 電極にソルダー接続を形成することができる。

【 0 0 2 5 】 他の実施例の平面図及び断面図を、それぞれ図 1 0 (a) 及び図 1 0 (b) に示す。この実施例では、バンプのためのソルダーパッドによって、全体的なソルダー取り付け面が与えられる。熱抵抗を最少に抑えるために、バンプの数を最大にして最終的な断面のソルダー接合領域を大きくし、最終的なソルダーの厚さを小さくしている。バンプの数は、バンプ寸法が与えられたときにその寸法に対するソルダーバンプのピッチの限界を定める、最先端のソルダーバンプ形成の技術によって決められる。直径 1 0 0 μm のバンプに対する典型的なピッチは、2 0 0 μm であり、1 mm^2 のチップに対しては、直径 1 0 0 μm のバンプを 5 列設けることができ

る。図 1 0 (a) では、n パッドに対して、一列に二つのバンプが設けられている。n 電極のフィンガーは、p 電極のメタライゼーションに沿ったバンプの列の数を、四つに制限している。この設計では、ソルダー領域の断面は、p 電極の面積の少なくとも 1 5 % となるように維持されている。ソルダー領域のカバー率は、ぬれ性のある金属領域の面積を、個々のバンプに必要とされる小さなビア (via) を超えて拡張することによって大きくすることができる。例えば、LED チップ上のぬれ性のある金属のパターンは、図 8 に示したバーからなる。この場合、下部マウント上のソルダーバンプの形態は、p 電極に対して 4 \times 4 列であり、さらに n 電極に対して二つである。図 1 1 (a) 及び図 1 1 (b) は、この実施例の断面を示している。図 1 1 (a) は、パターニングされた誘電体 4 2 に、LED チップ上のソルダーパッド 4 1 のためにビアを設けた実施例を示している。同様に、下部マウント上にはソルダーパッド 5 4 のためのビアが、パターニングされた誘電体 5 3 に設けられている。図 1 1 (b) に示した実施例では、LED チップ上のソルダー接合可能な金属 4 1 が、ソルダーが個々の直径よりも広がって大きな領域をぬらすよう、ソルダーバンプよりも大きく形成されている。これにより、ソルダー領域のカバー率は、図 1 1 (a) の個々のバンプの合計を超える。また、ソルダーの厚さも効果的に薄くなる。これら二つの効果によって、ソルダー接合部の熱抵抗は小さくなり、LED チップを、光の出力が増大するよう高い電流密度で駆動することが可能になる。

【 0 0 2 6 】 さらに、ソルダーは、図 1 2 (a) (b) に示すように、バンプ以外にも、下部マウントに対して優れた熱的接触を有するデバイスのために、LED 上のぬれ性を有する金属パターンと適合するよう、ソルダーを任意の形状に形成することができる。図 1 2 (a) は、この LED の底部の平面図である。ソルダー接合可能な金属 4 1 は、p 電極 2 0 及び n 電極 2 2 のメタライゼーションの上でパターニングされ、リフローの際にソルダーのためにぬれる領域を規定する。あるいは、図 6 ~ 図 8 に示したように、誘電体のパッシベーション層 4 2 によって、ぬれる領域を規定することもできる。図 1 2 (b) は、下部マウントの平面図を示す。横方向の下部マウントの幾何学的形状は任意であるが、ここでは六角形とした設計を示してある。下部マウントは、例えば Si からなるサブストレートを含んでいる。LED チップと下部マウントのサブストレートとの間の電気的な分離を行うために、例えば Si O₂ からなる誘電体層を選択的に含むようにしてもよい。あるいは、下部マウントのサブストレートを、下部マウントのサブストレート内に作り込まれた電子回路とともに集積化するために、LED の対に対して電気的に接続することもできる。例えば Ag あるいは Al からなるメタライゼーション 5 2 が、ワイヤーボンディングのためだけでなく、LED チ

ップから下方へ光りを放射するための反射手段としても、設けられている。メタライゼーション 52 には、接合後に LED チップの p 領域と n 領域を電気的に分離するために、ブレイク (break) が設けられている。ソルダー接着可能な金属 54 は、リフローの際ソルダーが溶融する領域を規定するために、ワイヤーボンドのメタライゼーション 52 上でパターンニングされている。これらのパターンは、LED チップ上のソルダー接着可能なメタライゼーション 41 のパターンと一致している。LED チップについては、図 10 b に示したように、誘電体のパッシベーション層 53 によって規定される。ソルダー材料 60 は、下部マウントのソルダー接着可能なメタライゼーション 54 上に堆積される。あるいは、ソルダー材料を LED チップ上に堆積させてもよい。ソルダーの縁の部分は、ソルダー接着可能な金属パターン 54 の領域の縁の部分から若干内側に引っ込めておくのがよい。ぬれる領域 41、54 並びにソルダーパターン 60 によって規定されるソルダーのレイアウトのコントロールは、ソルダーを塗布するプロセスに依存する。リフロー後は、できるだけ多くの p 電極 20 がソルダーによってカバールされるのが望ましい。図 12 (a) (b) のソルダーによってぬれる領域は、66% 程度のカバール率で p 電極がソルダーによってカバールされる。図 12 (a) (b) のソルダーのレイアウトは複数のバーからなるが、任意のパターンが可能であり、p 電極のソルダー領域によるカバール率をさらに大きくすることができる。

【0027】LED と下部マウントとの間の妥当な相互接続によって、LED の最大動作温度を、最大に見積もって 130℃ を超えるまでに高めることができる。これは、相互接続が 130℃ を超える温度において熱的に安定な場合である。したがってソルダーの場合、界面には、例えば 95/5 Pb/Sn、AuSn、AuAg、AlSi などの高温ソルダーを用いるのが望ましい。相互接続の温度を高くすると、LED の最大接合部温度が高くなり、最大駆動電流が大きくなり、したがって光生成能力も増大する。

【0028】ソルダーのリフローを行っているあいだ、p 電極を完全な状態に維持しておくことが重要である。すなわち、ソルダー接着可能な金属層、あるいはソルダー自身の存在によって、この層の反射性及びコンタクト抵抗を劣化させるべきではない。このような劣化は、p 電極とソルダー接着可能な金属層との間で金属が相互に混ざり合うことによって、あるいは層間剥離などの歪みを生じさせる効果によって起こりうる。このため、p 電極とソルダー接着可能な金属との間にバリアー層を設けることが必要な場合もあり。バリアー層として適するものには Ni、Cr、Cu、Ti などがあるが、これらに限定されるものではない。

【0029】大きな寸法の LED チップでは、LED チップ、下部マウント、そしてケーシングの間の熱膨張係

数 (CTE) の違いによって疲労が生じ、結果的に熱サイクルのストレスによって、LED と下部マウントの取り付け面において欠陥を引き起こすことが考えられる。小さいシート状ソルダー (或いはバーやバンプ) に比べ、シート状ソルダーが大きな場合の取り付け設計ほど、CTE の問題が起こる可能性は高い。したがって、大きな LED チップを取り付ける場合には、より小さなソルダー形状とするのが望ましい方法である。また、厚いソルダーシートあるいは背の高いバンプを使うと、LED と下部マウントとの間のより大きなコンプライアンスを与え、欠陥の危険性を軽減する。熱抵抗を最少にすることと CTE の問題の発生との間のトレードオフは、与えられた LED チップの寸法に対する最適なソルダー取り付けの設計に帰着する。1mm² のチップでソルダーカバール率が 15% とすると、温度サイクルストレスの状況下でケーシングの欠陥がない場合には、ソルダーの厚さは 20 μm の薄さとなる。

【0030】III-窒化物のヘテロ構造の一つの界面にテクスチャー面 (textured surface) を設けることによって、LED からの光の取出しを高めることができる。このテクスチャー化はランダムなものでもよいし、規則的なものでもよい。図 13 (a) ~ (c) にこの様子を示す。図 13 (a) は、サファイアのスーパーストレートを用いた反転型デバイスを示している。サファイアのスーパーストレートと III-窒化物エピタキシャル層との間の屈折率の大きな違い ($n \sim 0.6$) によって、活性領域から生成された光の大部分が、サファイアと III-窒化物の間の界面において内部へ反射される。この光はトラップされ、デバイスに沿ってチップの側方に向かって横方向に導かれる。しかしながら、III-窒化物エピタキシャル層及び電極に存在する多くの損失メカニズムのために、導かれている光のほとんどは、デバイスから取り出される前に失われる。図 13 (b) では、III-窒化物層から出る光を散乱させるために、III-窒化物のヘテロ構造とサファイアのスーパーストレートとの間の界面をテクスチャー化してある。これによりヘテロ構造内での平均光子パス長さは小さくなり、内部での吸収の効果は軽減され、したがって光の取出し量がよくなる。同様の効果は、III-窒化物ヘテロ構造の底面またはヘテロ構造内の一つの界面をテクスチャー化しても得られる。複数の界面をテクスチャー化して、さらに光の取出し量を多くすることもできる。

【0031】他の実施例では、サファイア ($n \sim 1.8$) に比べ III-窒化物層 ($n \sim 2.4$) の屈折率により近い高い屈折率 (HRI) ($n > 1.8$) のスーパーストレートを含む反転型のチップ構成によって、光の取出し量が改善される。光生成領域を構成する III-窒化物層により近い屈折率とすることによって、より多くの光が厚いスーパーストレート内へ入り、III-窒化物エピタキシャル層の内部または周囲に存在する多くの損失

メカニズムのどれかで吸収される前に周囲へ逃げる
ことができる。図 13 (c) はこのような実施例を示して
おり、ここでは SiC のスーパーストレートが用いられて
いる。SiC の屈折率は 2.6 程度であり、サファイア
よりもずっと GaN の屈折率に近い。このため全体的な
内部反射が起こる可能性はほとんどなく、そのため III
-窒化物層内には導波路は形成されない。活性領域から
生成されるほとんどすべての光はスーパーストレートへ
入り、5 つの露出したスーパーストレートの表面のい
ずれかを通して外部へ逃げる可能性が高くなる。HRI ス
ーパーストレートを用いた場合でも、III-窒化物ヘテ
ロ構造の一又は二以上の界面をテクスチャー化すること
によって、さらに光の取出しをよくすることができる。

【0032】HTI スーパーストレートの利点を十分に
引き出すためには、スーパーストレートはほとんど透明
で、吸収が非常に少ないものでなければならない。した
がって SiC については、わずかにドーブするかあるいは
全くドーブしないようにし、損失の非常に小さい LED
デバイスの光学窓が得られるよう、スーパーストレ
ートにほとんど不純物が入らないような方法で成長させ
るべきである。6H SiC の場合、抵抗は一般に、0.5
 Ω cm を超える。SiC 内における吸収損失の効果を、
図 14 に定量化して示す。ここでは、SiC スーパース
トレート内における吸収効率 (サファイアのスーパース
トレートを用いたデバイスについて規格化した) を、分
散損失 (吸収係数、単位は cm^{-1}) の関数としてプロッ
トした。これらの結果は、LED デバイス構造をレイ
トレースでモデル化して得られた。この図には、3 つの異
なる厚さの SiC が示されている。100 μm 程度の厚
さの SiC スーパーストレートの場合、吸収係数は 30
 cm^{-1} よりも小さくすべきである。厚いスーパーストレ
ートの場合には、吸収係数はもっと小さくしなければなら
ない。損失のない SiC スーパーストレートの場合、取
出し効率のゲインは、本発明の先の実施例よりも 1.2
倍以上となる。

【0033】III-窒化物 LED の光の取出し効率を改
善するのに適合する HRI スーパーストレートは数多く
ある。多くの異なるポリタイプ (2H、4H、6H、c
軸及び a 軸、3C など) の SiC に加え、ZnS、Zn
Se、YAG、ZnO、を始めとする他の多くの材料も
使うことができる。HRI スーパーストレートは、III
-窒化物エピタキシャル層のための成長サブストレート
として使うこともでき、あるいはボンディングまたは第
2 の成長工程によって III-窒化物エピタキシャル層に
取り付けることもできる。

【0034】さらに III-窒化物ヘテロ構造の上または
その内部の HRI スーパーストレートの一又は二以上の
面を光学的にランダムな面とすることも、取出し効率に
とっては非常に有利である。このような面はデバイスの
側壁を例えば鋸歯状刃で切ることによって、あるいはエ

ッチングなどの他の方法によって、自然に得ることがで
きる。また、スーパーストレートを、Krames らによって
Appl. Phys. Lett. 75, pp.2365 - 2367 に示されている
ように、取出し効率が改善されるような形状に形成する
こともできる。このような形状の一つは、スーパースト
レートの上面の面積が底面よりも大きい反転ピラミッド
形状である。この実施例を図 15 に示す。

【0035】下部マウントには、機能性を持たせ、性能
に影響を及ぼすようにすることができる。LED からの
熱の除去は熱的経路を介してなされるので、下部マウン
トの材料は高い熱伝導性を有するものとすべきである。
これに適する材料としては、Si、AlN、BeO など
がある。たとえば、Si の下部マウントは、250 μm
よりも小さくすべきである。Si は、熱伝導率が 100
W/mK 程度と良好であり、回路の集積化も可能なた
め、下部マウントの材料として魅力的なものである。下
部マウントによって、LED とパッケージとの間の電気
的な分離を行う場合もある。この場合、下部マウントの
上面には、パッケージのリードにつながるアノードとカ
ソードのための二つの接続部が必要とされる。あるい
は、パッケージの電気的な分離が必要ない場合、および
下部マウントが導電性の場合には、下部マウントを通し
てパッケージにつながる一本の電極を接触させることが
できる。その場合、下部マウントの上部から対向するリ
ードまで、相互接続が一つだけ必要となる。下部マウン
トの上面のメタライゼーションはワイヤボンディング可能
とすべきであり、また下に向かう光を高い効率で上方へ
導くために反射性のものとすべきである。したがって、
Ag 及び Al は、下部マウントの上面のメタライゼー
ションとして適している。

【0036】下部マウントの頂上の反射性のメタライゼ
ーションの鏡面性だけでなく下部マウントの形状も、LED
の光源寸法に明らかな影響を与えることから、LED
発光装置の光学系に大きな影響を与える。ほとんどの LED
は、チップからほとんどが横方向に発せられる光を
上方へ、そして有効な放射パターンとなるよう導くた
めに、反射器カップを必要とする。この反射器カップが大
きくなればなるほど、一次レンズ及び任意の二次レンズ
も大きなものにしなければならない。光学系のコストは
その材料の体積に比例するので、反射器カップの半径は
できるだけ小さくするのが望ましい。下部マウントを含
めると、ワイヤボンド接続のための余分な空間が必要と
なるので、LED チップの寸法は大きくなる。典型的な
ワイヤボンドの公差は、ワイヤボンディングの信頼性を
考慮して、LED チップを超えて 400 μm 程度の材料
が延在することを要求する。また、下部マウントのウェ
ハーをダイシングするために、隣合う LED チップとの
間に 100 μm 程度の空間が必要となる。これらの公差
は、LED チップの寸法のかかなり大きな増加につな
がる。例えば下部マウントに長方形の幾何学的配置を用い

るとして、 $1 \times 1 \text{ mm}^2$ の LED チップの場合には、

1. $8 \times 1.1 \text{ mm}^2$ の面積が必要となる。この下部マウントの最も長い寸法は、 $(1.8^2 + 1.1^2)^{1/2} = 2.11 \text{ mm}$ の長さの対角線であり、この長さは反射器カップの直径の下限を決める。これとは異なり、下部マウントの形状をディスク状にすると、下部マウントの最も大きい長さは単純に 1.8 mm である。したがって、ディスク型の下部マウントにすると、反射器カップの直径をかなり小さくできる。円形にカットすることは製造上難しいので、円形のディスクに近い他の幾何学的配置とするのが望ましい。例えば六角形の下部マウントであれば、複数のパスでの切断（2パスの代わりに3パスで）によって製造することができ、これは正方形あるいは長方形の下部マウントよりも望ましい。これらのアイデアを図 16 に示した。下部マウントの上面の反射性のメタライゼーションは、LED チップよりも大きな仮想的な光源が下部マウントの面内に形成されることがないよう、できるだけ鏡面に近づけることが望ましい。仮想的な光源の寸法が LED チップよりも大きくなると、LED の放射パターンに有害な効果を及ぼし、これを補正

【0037】図 6 (b)、図 9 (b)、図 12 (b) に示した下部マウントによって、LED 内に電子的な機能を設けることができる。III-窒化物のデバイスは静電氣的な放電 (ESD) による損傷を受けやすいが、これは、Intel らの米国特許第 5,941,501 号に説明されているような LED に電氣的に接続した電源分路素子によって保護することができる。本発明では、Si の下部マウントに、集積化された ESD 保護用の回路を埋め込むことができる。この場合、ツェナーダイオードなどからなる保護回路は、LED チップと並列に接続される。あるいはまた、交流電源によって LED を駆動できるよう、バック・トゥ・バック構成のツェナーダイオードを、LED チップと並列に作り込むこともできる。他の電子デバイス、例えば光出力をモニターするためのフォトディテクタや電流、電圧をモニターするための抵抗などを、下部マウントに含めるようにすることもできる。これらのデバイスだと、一定の光出力動作を維持するためのクローズド・ループ型のフィードバックコントロールを設けることも可能となる。

【0038】図 17 (a) に示すようなモノリシック構造の中で複数の直列相互接続された複数の発光ダイオードからなる LED に、下部マウントが用いられる。この組立体には四つの直列に接続された LED が含まれており、これらはそれぞれの間がエッチングで III-窒化物材料が除去され、溝が形成されたことによって、互いに電氣的に分離されている。エッチングは、少なくともドーパされていない III-窒化物層まで行われる。電氣的な相互接続は、下部マウント（不図示）上にレイアウトされた金属のトレース 81 によって与えられる。ソルダ

一のメタライゼーションは、複数のダイオードがソルダを介して下部マウントの金属トレースに電氣的に接続されるよう設計されている。こうして得られるデバイスは、図 17 (b) に示したような電子回路として表される。すなわちこのデバイスは、同じ活性接合領域を有する従来の LED よりも 4 倍高い電圧で、かつ 4 倍少ない電流で動作する。例えば、 1 mm^2 の従来の III-窒化物 LED は、 3.0 V 、 350 mA で動作する。この同じ活性接合領域が図 17 (a) に示すように四つの直列接続された LED に分けられると、デバイスは 12.0 V 、 87.5 mA で動作する。この高い電圧、少ない電流での動作は、LED 用の電子ドライバ回路に対する負担を小さくする。実際、この電子ドライバ回路は、高い電圧で高い効率で動作し、LED 照明装置の全体的な効率を改善することができる。本実施例のようなモノリシックデバイスは、個々の LED チップを直列につなぐ従来方法よりも望ましい。従来の方法では、チップ取り付け機械が要求する公差のために、LED チップが占めるトータルの面積が大きくなっていた。これは LED 全体の光源としての寸法を増大させ、このことがこれに続く LED 装置における光学系の寸法を大きくしていた。望ましい実施例では、各ダイオードは、電氣的な分離のための溝のエッチングによって許される限り近づけて配置することができる。この溝の幅は数 μm の狭さとしてことができ、このため本実施例のダイオードの充填密度を大幅に高めることができる。図 18 に示したように、 1 mm^2 の四つの LED チップはモノリシック的に製造され、単一のスーパーストレート及び下部マウントを共有している。下部マウント上の金属トレース 81 は、四つの LED と電氣的に直列に接続されている。 1 mm^2 の各 LED は通常 3 V で動作するが、図 18 に示した四つの直列接続の LED モジュールは 12 V で動作する。下部マウントの設計は六角形であり、モジュールの光源の有効寸法を低減している。トレースメタライゼーション 81 は、外部との接続用のワイヤボンディングに用いられ、これは反射性のある金属、例えば Ag あるいは Al からなる。

【0039】光の取出し効率は、活性領域層を反射性の高い p 電極の近くに配置することによって、更に改善される。活性領域の中心を、材料の内部で反射性の p 電極からほぼ光の四分の 1 波長の奇数倍以内のところを持つてくると、上方に進む光と下方に進む光が互いに強め合うよう干渉して、上方に優先的にパワーを発する放射パターンとなる。このようなパワーの向上は III-窒化物とサブストレートに直交する方向の近くにおいて起こり、III-窒化物エピタキシャル層内へ光を戻すような全体的な内部反射は起こらない。あるいはまた、活性領域を僅かに p 電極反射器に近づけて（あるいは遠ざけて）共振条件から僅かに外れるようにすると、すべての方向での全体的な光束に対する光の取出し量は改善され

る。ほとんどの適用例において最大効率にするには、活性領域と p 電極との間の距離を近似的に 4 分の 1 波長とする。

【0040】図 19 は、LED チップの製造プロセスのフローチャートを示している。ステップ 91 では、III-窒化物ヘテロ構造を成長サブストレート上に堆積させる。ステップ 92 では、III-窒化物ヘテロ構造の上にコンタクトを設け、必要に応じてエッチングする。p コンタクトは不透明であり、p 型層に電氣的に接続する。n コンタクトは n 型層に電氣的に接続する。選択的なステップ 93 及び 94 では、少なくとも n コンタクト上の n コンタクトが p コンタクトの間に介在する領域を覆うように金属間の誘電体層を設け、そしてシート状の反射器を設ける。ステップ 95 では、コンタクト及び反射器を溶剤から保護するためのバリア層を選択的に設ける。ステップ 96 では、溶剤接合可能な金属を設ける。選択的なステップ 97 では、溶剤接合可能な金属をパターニングする。ステップ 98 では、誘電体層を形成して溶剤可能な領域を規定する。ステップ 99 では、誘電体層をパターニングする。ステップ 97 またはステップ 99 のあとに、LED を取り付けることができる。

【0041】図 20 は、LED を下部マウントに取り付けるプロセスのフローチャートを示している。ステップ 101 では、LED チップと下部マウントとの間にジョイントが形成される。ステップ 102 では、選択的に LED チップと下部マウントとの間にアンダーフィルが注入される。ステップ 103 では、下部マウントのウェハーが分離される。ステップ 104 では、チップと下部マウントがパッケージに取り付けられる。

【0042】別の例では、ステップ 100、101、102 の代わりに、ステップ 105 が行われる。ステップ 105 では、溶剤が LED に塗布される。ステップ 106 では、LED チップと下部マウントのウェハーとの間にジョイントが形成される。オプションのステップ 107 では、LED チップと下部マウントとの間にアンダーフィルが注入される。

【図面の簡単な説明】

【図 1】サファイア基板を有する従来技術の III-窒化物発光デバイスを示している。

【図 2】別の従来技術の III-窒化物発光デバイスの SiC 基板を示している。

【図 3】接合部対周囲の熱抵抗の関数として最大順方向

電流を示している。

【図 4】p 電極吸収の関数として LED 取出し効率を示している。

【図 5】従来技術の発光デバイスにトラップされた光を示している。

【図 6 (a)】本発明の一実施例の平面図を例示している。

【図 6 (b)】本発明の一実施例の断面図を例示している。

10 【図 7】本発明の実施例を例示している。

【図 8】本発明の実施例を例示している。

【図 9】本発明の実施例を例示している。

【図 10 (a)】本発明の一実施例の平面図を例示している。

【図 10 (b)】本発明の一実施例の断面図を例示している。

【図 11 (a)】図 10 (a) (b) に示した実施例の断面図を例示している。

20 【図 11 (b)】図 10 (a) (b) に示した実施例の断面図を例示している。

【図 12 (a)】本発明の一実施例の平面図を例示している。

【図 12 (b)】本発明の一実施例の平面図を例示している。

【図 13 (a)】本発明の別の実施例を例示している。

【図 13 (b)】本発明の別の実施例を例示している。

【図 13 (c)】本発明の別の実施例を例示している。

【図 14】SiC の吸収係数の関数として、GaN/SiC 反転型 LED の取出し効率を示している。

30 【図 15】スーパーストレートの反転型ピラミッド構造を有する一実施例を例示している。

【図 16】下部マウントに対する別の実施例を例示している。

【図 17 (a)】本発明による直列接続された複数の発光構造の平面図を例示している。

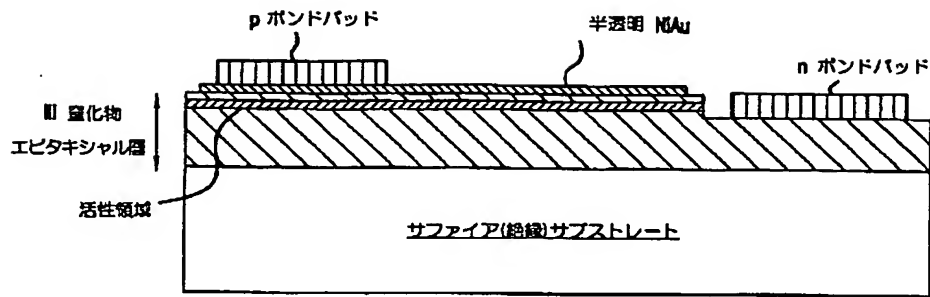
【図 17 (b)】図 17 (a) に示した発光構造に対応する回路図を示している。

【図 18】下部マウントに接続された直列接続された複数の発光構造を示している。

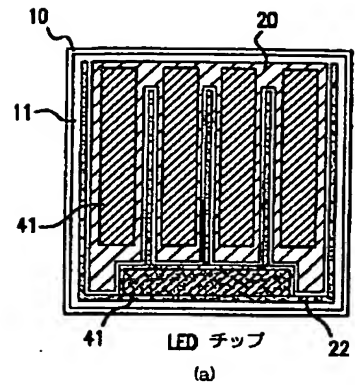
40 【図 19】III-窒化物 LED を製造するためのフローチャートを示している。

【図 20】III-窒化物 LED を下部マウントに取り付けるためのフローチャートを示している。

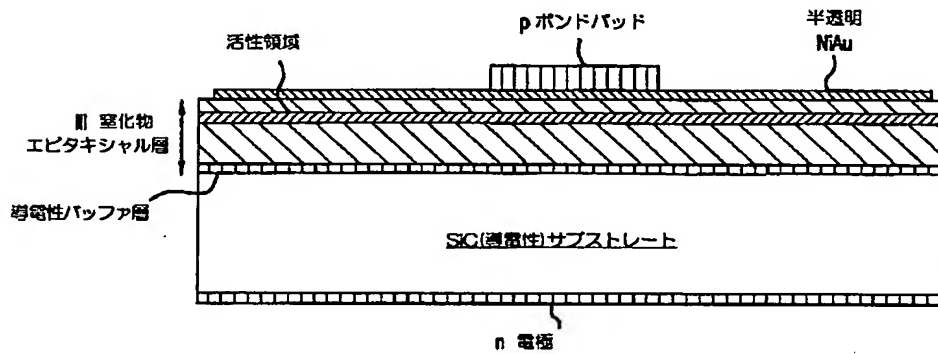
【図 1】



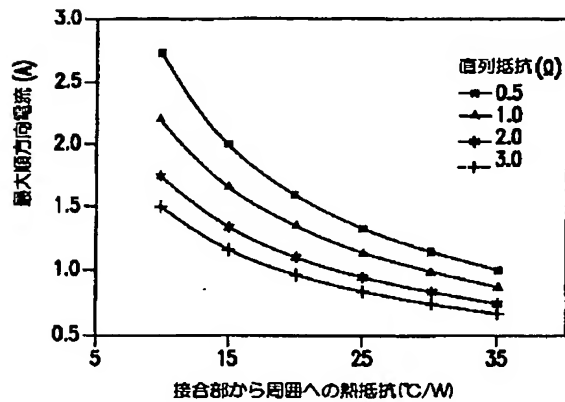
【図 12 (a)】



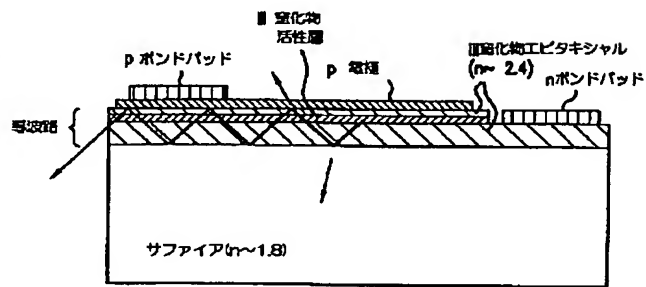
【図 2】



【図 3】

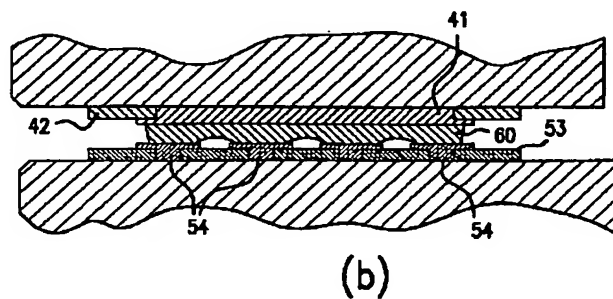
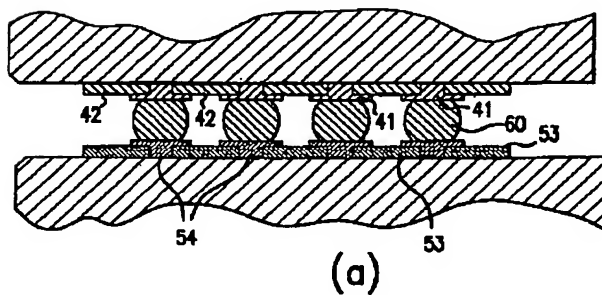


【図 5】

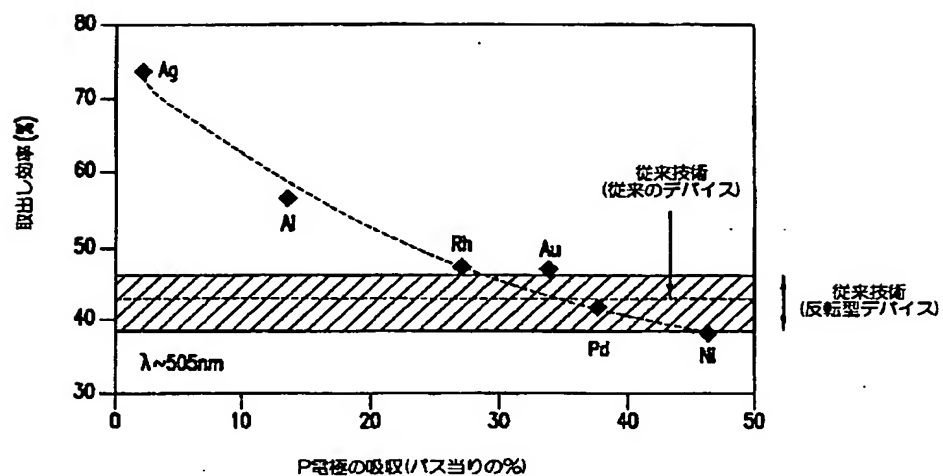


【図 11 (b)】

【図 11 (a)】

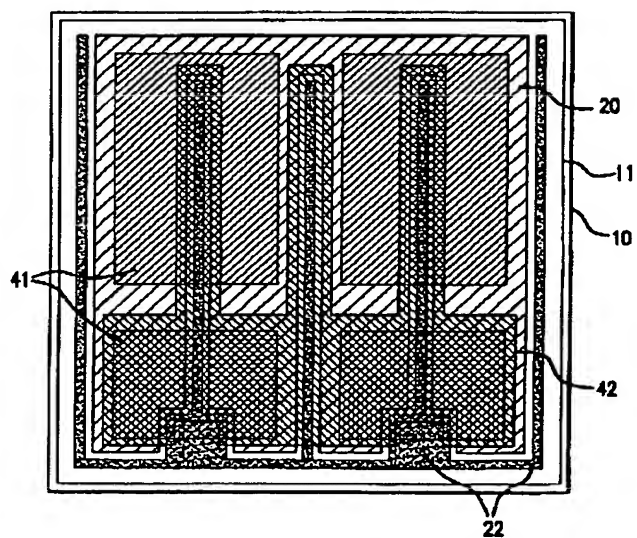
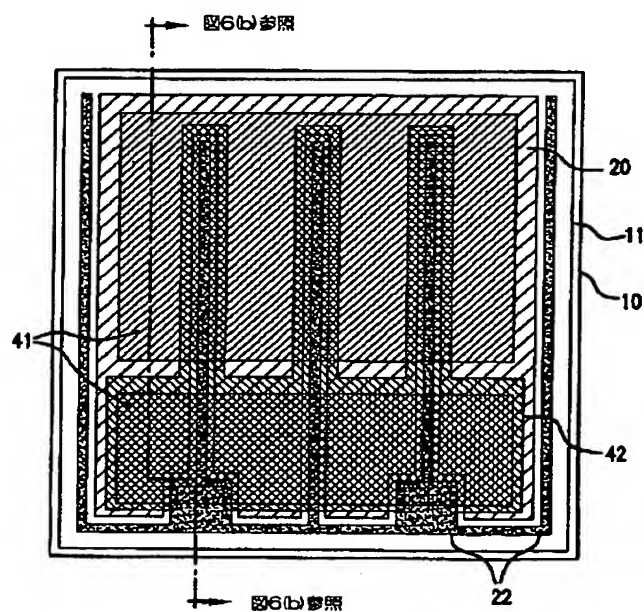


【図 4】

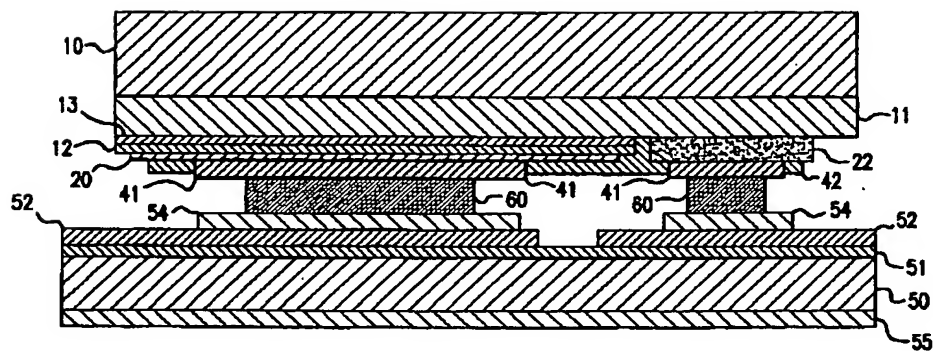


【図 6 (a)】

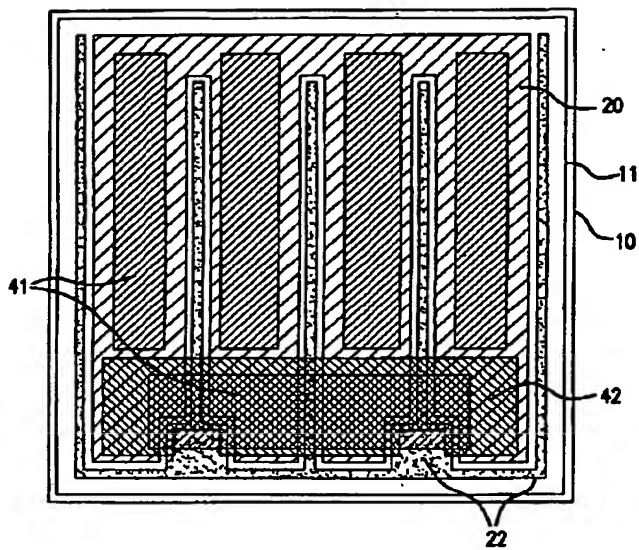
【図 7】



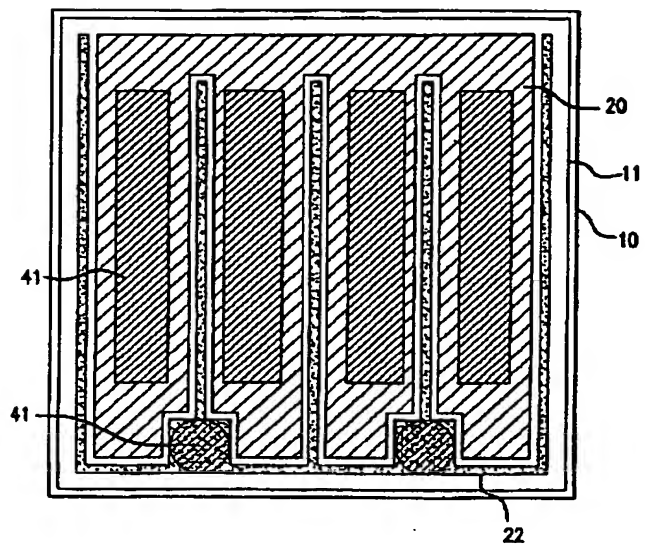
【図 6 (b)】



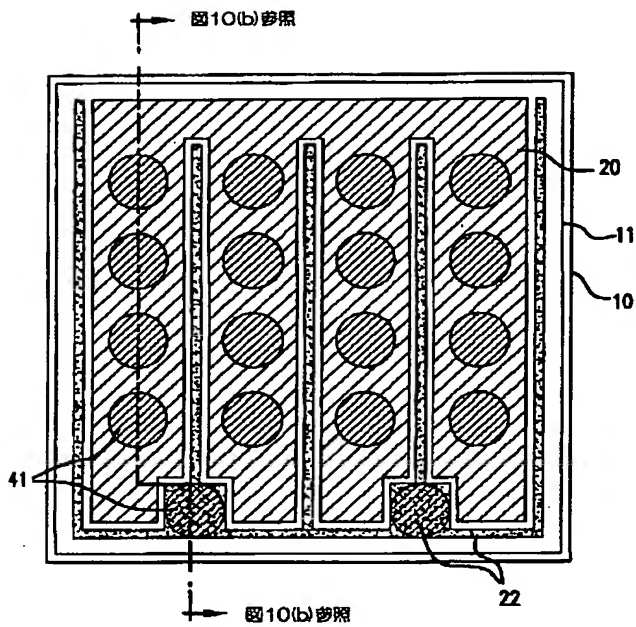
【図8】



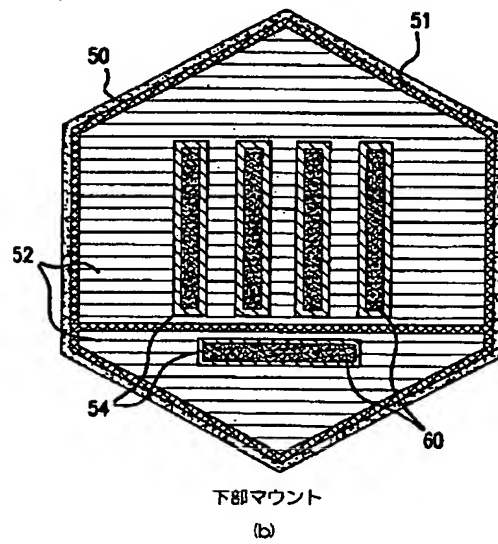
【図9】



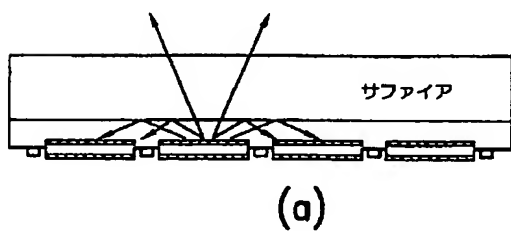
【図10(a)】



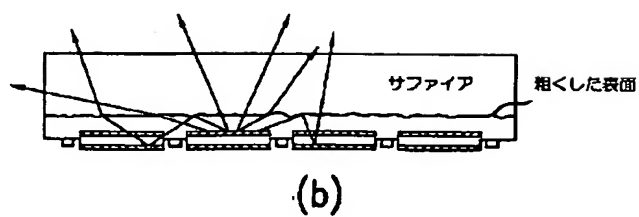
【図12(b)】



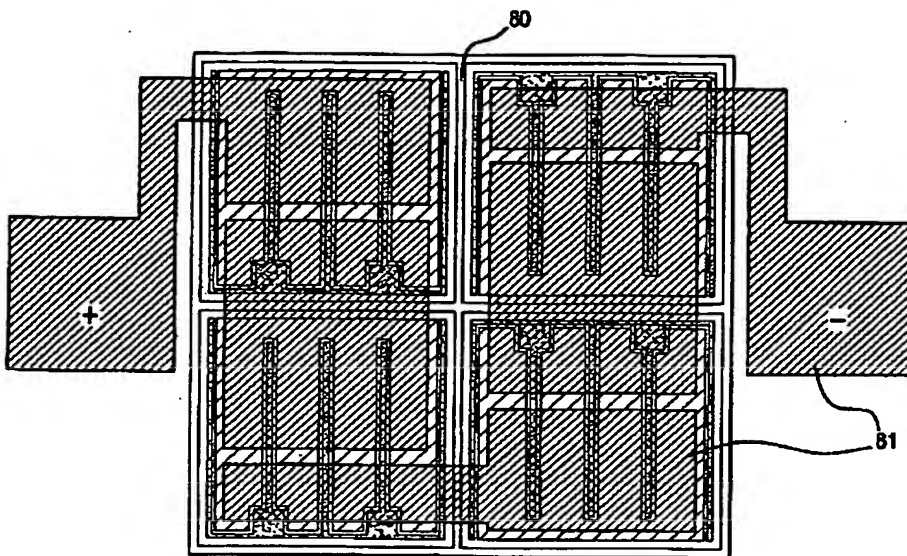
【図13(a)】



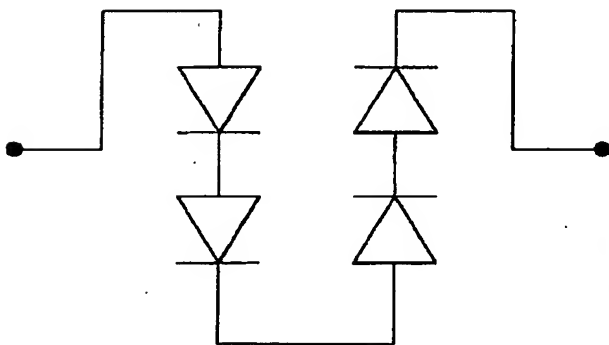
【図13(b)】



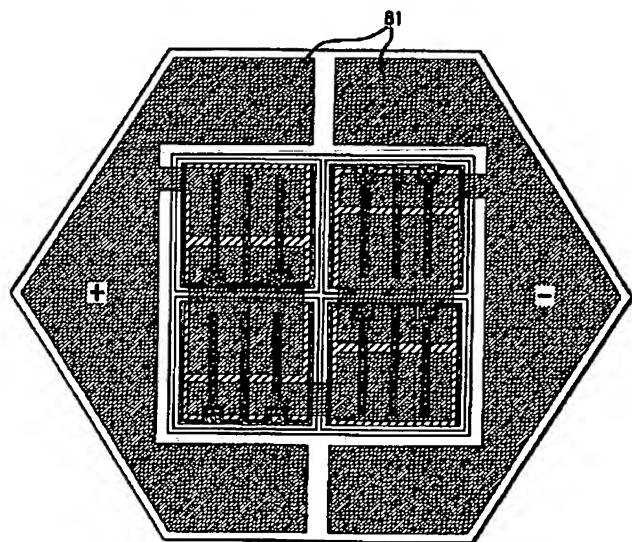
【図 17 (a)】



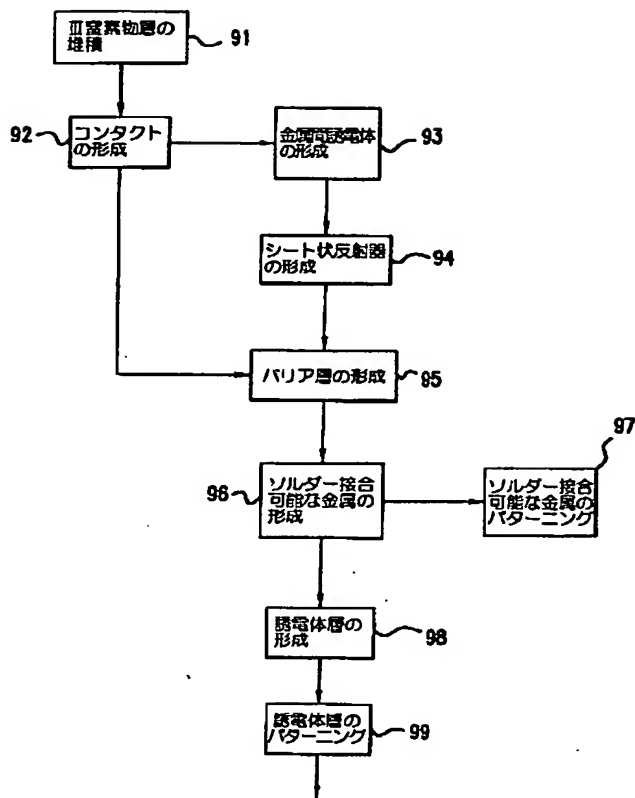
【図 17 (b)】



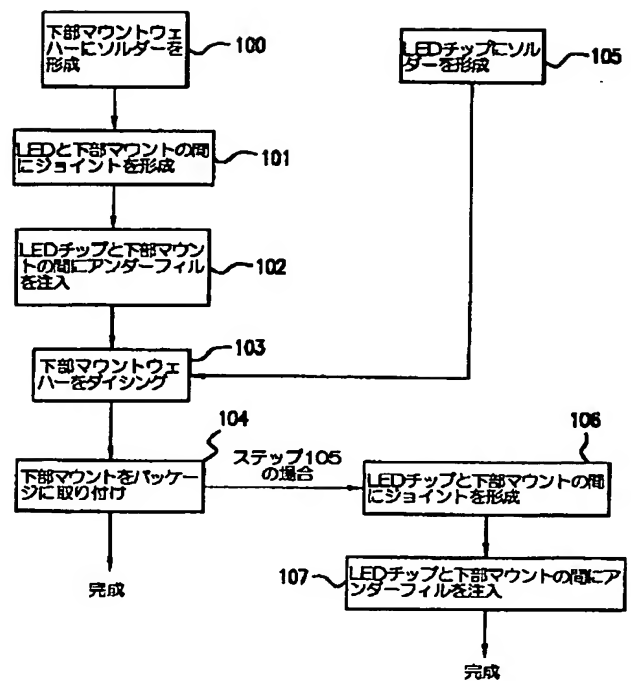
【図 18】



【図19】



【図20】



フロントページの続き

(72)発明者 ダニエル エイ スタイガーウォルド
 アメリカ合衆国 カリフォルニア州
 95014 クーパーティノ ロックウッド
 ドライブ 10430-ビー

(72)発明者 フレッド エイ キッシュ ジュニア
 アメリカ合衆国 カリフォルニア州
 95138 サン ホセ ニューゲート コー
 ト 5815

(72)発明者 ブラディーブ ライコマー
 アメリカ合衆国 カリフォルニア州
 95118 サン ホセ ノーマンデイル ド
 ライヴ 4150

(72)発明者 ジョナサン ジェイ ウィーラー ジュニア
 アメリカ合衆国 カリフォルニア州
 95129 サン ホセ ノーウォーク ドラ
 イヴ 4211 アパートメント シーシー
 210

(72)発明者 トウン エス タン
 アメリカ合衆国 カリフォルニア州
 94022 ロス アルトス ヒルズ ペイジ
 ミル ロード 13910

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ ~~FADED TEXT OR DRAWING~~
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ ~~GRAY SCALE DOCUMENTS~~
- ☒ ~~LINES OR MARKS ON ORIGINAL DOCUMENT~~
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.